

PATENT ABSTRACTS OF JAPAN

HAPA-1

(11)Publication number : 03-064980

(43)Date of publication of application : 20.03.1991

(51)Int.Cl.

H01S 3/18

(21)Application number : 01-201804

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing :

03.08.1989

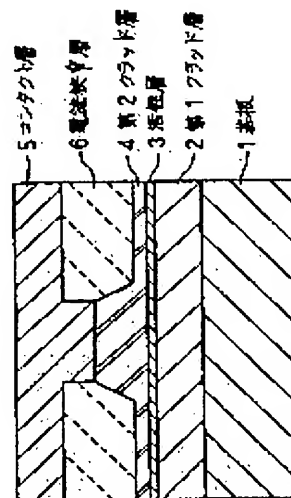
(72)Inventor : MATSUBARA KUNIO

(54) MANUFACTURE OF INNER CURRENT CONSTRICTION TYPE SEMICONDUCTOR LASER ELEMENT

(57)Abstract:

PURPOSE: To prevent holes which cause a defect to a laser element of this design from occurring in a current constriction layer by a method wherein a region where the current constriction layer is buried is formed, where an etching process is carried out to enable a second clad layer and a contact layer to be aligned with each other in a lateral width on the front side of a region where the two layers come into contact with each other.

CONSTITUTION: An etching solution whose etching speeds to a GaAs contact layer 5 and an AlGaAs second clad layer 4 are adequately different from each other is used. That is, a proper etching solution whose etching speed to GaAs is higher than that to AlGaAs is formed of a mixed solution of NH_4OH and H_2O_2 which are in the ratio 700:1. In this case, an etching time is set to 10 minutes. In result, the contact area between the second clad layer 4 and the contact layer 5 is formed into such a shape that the protruded part of the contact layer 5 is removed. Thereafter, a current constriction layer 6 is selectively grown in crystal using an MOCVD again.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平3-64980

⑮ Int.Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)3月20日

H 01 S 3/18

6940-5F

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 内部電流狭窄型半導体レーザ素子の製造方法

⑯ 特 願 平1-201804

⑰ 出 願 平1(1989)8月3日

⑱ 発 明 者 松 原 邦 雄 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

⑳ 代 理 人 弁理士 山口 巖

明 細 書

1. 発明の名称 内部電流狭窄型半導体レーザ素子の製造方法

2. 特許請求の範囲

1) 半導体基板の一主面上に順次形成された第1クラッド層、活性層、第2クラッド層およびコンタクト層を有し、前記第2クラッド層のメサ部と前記コンタクト層の一部が凸出して接触する領域のレーザ光進行方向と平行な両側面に、前記第2クラッド層とは逆導電型の電流狭窄層を埋め込んだ内部電流狭窄型半導体レーザ素子を製造する方法であって、前記第2クラッド層と前記コンタクト層に前記電流狭窄層の埋め込み領域を形成する選択エッチングを行なうに当たり、前記コンタクト層の方が前記第2クラッド層よりエッチング速度の速いエッチング液を用いて、前記第2クラッド層と前記コンタクト層との接触領域で正面から見た横方向端の前記第2クラッド層より前記コンタクト層がはみ出した部分を除去し、これら二層の前記横方向端を互いに一致させる工程を含むことを特徴

とする内部電流狭窄型半導体レーザ素子の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は内部電流狭窄型半導体レーザ素子を製造する方法に関する。

(従来の技術)

内部電流狭窄型半導体レーザ素子は第3図に示す構造を有するものが知られており、通常の外部電流狭窄型半導体レーザ素子では得られないすぐれた特徴をもっている。第3図に内部電流狭窄型半導体レーザ素子の正面からみた模式断面図を示す。第3図のようにこの素子はGaAs基板1の上に第1クラッド層2、活性層3、第2クラッド層4、コンタクト層5がこの順に形成されており、第2クラッド層4とコンタクト層5に形成されたストライプ状メサ部のレーザ光進行方向と平行な両側面を電流狭窄層6で埋め込んだものである。この電流狭窄層6は光の吸収層の役割を持っており、活性層3上の第2クラッド層4の正面から見た幅を

適切に選ぶことにより素子の安定な横モード発振を可能とし、さらに外部電流狭窄型素子に比べて電流狭窄層6が活性層3の発光領域に近いので、電流が活性層3の一部に集中して流れ発振しきい値電流を低減させることができる。

このように内部電流狭窄型半導体レーザ素子は高出力化に適した構造を持っており、通常次のようにして製造される。第4図(a)~(d)はその主な工程順を示したものであり、第3図と共通部分を同一符号で表わしてある。まず基板1(n-GaAs, 厚さ300 μ m, キャリア濃度 $3 \times 10^{18}/\text{cm}^3$)上に、MOCVD法を用いて第1クラッド層2(n-Al_{0.3}Ga_{0.7}As, 厚さ1.5 μ m, キャリア濃度 $5 \times 10^{17}/\text{cm}^3$)、活性層3(p-Al_{0.3}Ga_{0.7}As, 厚さ0.1 μ m, キャリア濃度 $3 \times 10^{17}/\text{cm}^3$)、第2クラッド層4(p-Al_{0.3}Ga_{0.7}As, 厚さ1.5 μ m, キャリア濃度 $5 \times 10^{17}/\text{cm}^3$)、コンタクト層5(p-GaAs, 厚さ0.5 μ m, キャリア濃度 $1 \times 10^{18}/\text{cm}^3$)を順次成長させる(第4図(a))。次にこの積層体の上面全面にSiO₂膜7をスパッタにより付着させフォトリソistを塗布してパタ

ーニングし、SiO₂膜7をストライプ状に形成してレジストを除去した後、SiO₂膜7をマスクとしてアンモニア系のエッチング液を用いて第2クラッド層4、コンタクト層5のエッチングを行ない、第2クラッド層4の途中までエッチングしてストライプ状メサ部を形成する(第4図(b))。次いで再度MOCVD法を用いて電流狭窄層6(n-GaAs, 厚さ1.7 μ m, キャリア濃度 $5 \times 10^{19}/\text{cm}^3$)をメサ部の両側に選択成長させる(第4図(c))。そしてSiO₂膜7を除去し、さらにMOCVD法を用いてpコンタクト層を3 μ m再成長させ、始めのコンタクト層5と一体となるようにコンタクト層を形成する。これは素子をレーザ発振させるときの放熱効果を高めるように素子の活性層3側の面をヒートシンクにマウントするが、その際はんだ材が発光領域をふさがないようにするためである(第4図(d))。このようにして第3図に示した内部電流狭窄型半導体レーザ素子を得ることができる。

〔発明が解決しようとする課題〕

しかしながら、以上の方法により内部電流狭窄型半導体レーザ素子製造するとき次のような問題がある。それは第4図(b)の過程で電流狭窄層6を形成する領域をエッチングする際、第2クラッド層4のメサ部表面に対してコンタクト層5の接触面が図のようにはみ出すことである。この原因はアンモニア系のエッチング液を用いたときの第2クラッド層4とコンタクト層5とのAl組成の違いによってこれらのエッチング速度も異なり、即ち第2クラッド層4の方がコンタクト層5よりエッチング速度が大きいからである。しかし、他の硫酸系や硝酸系のエッチング液を使っても同じ傾向を示す。このような形状となった所へ第4図(c)のようにMOCVD法を用いて電流狭窄層6を選択成長させると、MOCVD法は結晶の面方位によって成長速度が異なるため電流狭窄層6の一部に穴ができる。

この様子を以下第5図(a)、(b)を参照して説明する。

第5図(a)は第4図(c)における途中の過程を表わ

した模式断面図である。第5図(a)において、コンタクト層5の下面(A面)と第2クラッド層4のメサ部以外の表面(B面)は(100)面であり、コンタクト層5の側面(C面)は(011)面、第2クラッド層4のメサ部側面(D面)は(111)面である。一般にMOCVD法における成長速度は(100)面と(011)面とは等しく(111)面は(100)面に比べて遅い。そのため第5図(a)のようにB面から成長した面とA面から成長した面とが接触した後は、そこから内部の方に原料ガスが供給されなくなりD面からの成長も止まってしまい、その近傍に窪み部8が生ずる。このまま結晶成長を続けると結果的に第5図(b)のように窪み部8は穴9として電流狭窄層6の中に残されるのである。

このようにして内部電流狭窄型半導体レーザ素子の電流狭窄層6の中に形成された穴9は、このレーザ素子を作動させる際に、電流狭窄層6の中で穴9の部分とその他の部分とで光の屈折率が異なるので単一横モード発振がされ難く、また穴9の部分だけ電流狭窄層6の電界分布が異なるため

に、穴9の部分から電流狭窄層6の劣化が始まり素子の信頼性を低下させるという問題を生ずる。

本発明は上述の点に鑑みてなされたものであり、その目的は内部電流狭窄型半導体レーザ素子を製造するに当たり、電流狭窄層の中に欠陥となる穴を生ずることなく、良好な素子特性と高い信頼性を有する内部電流狭窄型半導体レーザ素子を製造する方法を提供することにある。

〔課題を解決するための手段〕

上記の課題を解決するために、本発明は内部電流狭窄型半導体レーザ素子を製造する過程において、第2クラッド層とコンタクト層をエッチングして電流狭窄層の埋め込み領域を形成するに当たり、コンタクト層の方が第2クラッド層よりエッチング速度の速いエッチング液を用いて、第2クラッド層とコンタクト層の接触する領域の正面から見てこれら二層の横方向幅が互いに一致するようにエッチングを行なう工程を含むものである。

〔作用〕

本発明は以上の方法を用いることにより2クラ

ッド層とコンタクト層の接触領域でコンタクト層の横方向へのはみ出し部がなくなり、これら二層の横方向幅が等しくなっている状態で電流狭窄層を結晶成長させることが可能となるから、成長終了後の電流狭窄層には第2クラッド層とコンタクト層の結晶方位の相違に基づく穴が生ずることはない。したがって電流狭窄層の電界分布が安定し素子に良好な特性を与えることができる。

〔実施例〕

以下本発明を実施例に基づき説明する。

第1図は本発明の方法により得られた内部電流狭窄型半導体レーザ素子の構造の正面から見た模式断面図であり、第3図と共通する部分を同一符号で示してある。第1図が第3図と異なる所は、第2クラッド層4のメサ部上面とコンタクト層5の接触する面で、コンタクト層5の横方向へのはみ出し部分がないことである。

第2図(a)～(e)は本発明によるこの半導体レーザ素子の主な製造工程を示したものであるが、第2図(a)、(b)は第4図(a)、(b)と全く同じであるから説

明を省略し、以後の工程について述べる。ここで第1図の形状とするためにはGaAsのコンタクト層5とAlGaAsの第2クラッド層4とのエッチング速度が適当に異なるエッチング液を用いることが必要である。即ち、ここではエッチング速度がGaAsに対しては速くAlGaAsには遅い適切なエッチング液として NH_4OH と H_2O_2 の比率を700:1に調整して用いるのがよい。この際エッチング時間も適切に定めねばならないが、この場合10分間とするのが最適である。その結果第2クラッド層4とコンタクト層5の接触面ではコンタクト層5のはみ出し部が除去された形となる(第2図(c))。このような形状とした後、基本的には第4図(d)以降に示したのと同じ工程に移り、再度MOCVD法を用いて電流狭窄層6の選択的な結晶成長を行なうが、このとき第5図(a)に示したA面は存在しないのでこの面からの結晶成長が起こることなく窪み8も生じないから、引き続き形成される電流狭窄層6中に穴9となつて残ることもない。そして SiO_2 膜7を除去する(第2図(d))。その後MOCVD

法によりpコンタクト層をさらに $3\mu\text{m}$ 成長させこれと一体となるコンタクト層5を形成する(第2図(e))。以上のようにして第1図の構造を持つ内部電流狭窄型半導体レーザ素子を作製することができる。

次にこの半導体レーザ素子を100個作製してレーザ発振させ、従来の素子100個とその特性を比較した。その結果単一横モードで発振したものは、従来の素子では63個であったのに対し、本発明により作製された素子は83個であり約20%も良品率を向上させることができた。また50 mWでレーザ発振させ、5000時間連続発振を続けるエージング試験を行なった結果では、従来の素子は48個特性が劣化したのに対し本発明素子は13個しかなく、不良数は約1/3に減少した。このことは、本発明の方法によって半導体レーザ素子の製造中に電流狭窄層に穴が形成されることなく、それが素子の寿命を延引させるのに寄与しているからである。

〔発明の効果〕

内部電流狭窄型半導体レーザ素子の製造工程で、

電流狭窄層を埋め込むために第2クラッド層とコンタクト層の一部を選択エッチングするが、そのとき両者の組成の違いからエッチング速度も異なり第2クラッド層とコンタクト層の接触部の横方向幅が等しくならずコンタクト層の方が広くなり、そのまま電流狭窄層を成長させると電流狭窄層の中に第2クラッド層とコンタクト層の結晶方位の相違に起因する欠が生ずるのに対して、本発明ではコンタクト層の方が第2クラッド層よりエッチング速度の速いエッチング液を用いて電流狭窄層の形成領域をエッチングする工程を加えたために、第2クラッド層とコンタクト層の接触部の横方向幅が一致するようになり、その後形成される電流狭窄層には欠の発生は全く起こることなく、このようにして作製した内部電流狭窄型半導体レーザ素子は電流狭窄層の電界分布が一様となり、高い収率のもとに安定な単一横モード発振が得られしかも長寿命を維持することが可能となった。

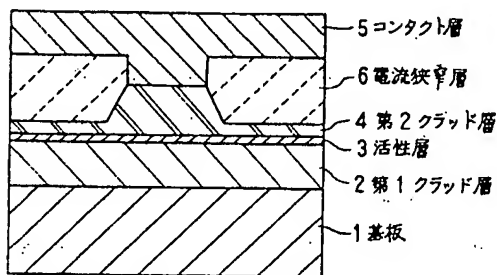
4. 図面の簡単な説明

第1図は本発明の方法を用いて作製した内部電

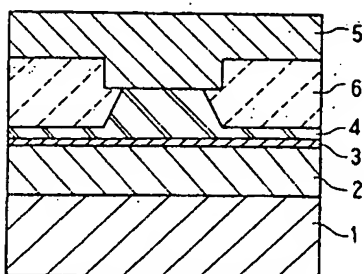
流狭窄型半導体レーザ素子の模式断面図、第2図(a)～(e)は同じくその製造工程図、第3図は従来素子の模式断面図、第4図(a)～(d)は同じくその製造工程図、第5図(a)、(b)は従来素子の電流狭窄層に欠の生ずる過程を示した模式断面図である。

1：基板、2：第1クラッド層、3：活性層、4：第2クラッド層、5：コンタクト層、6：電流狭窄層、7：SiO₂膜、8：窪み部、9：欠。

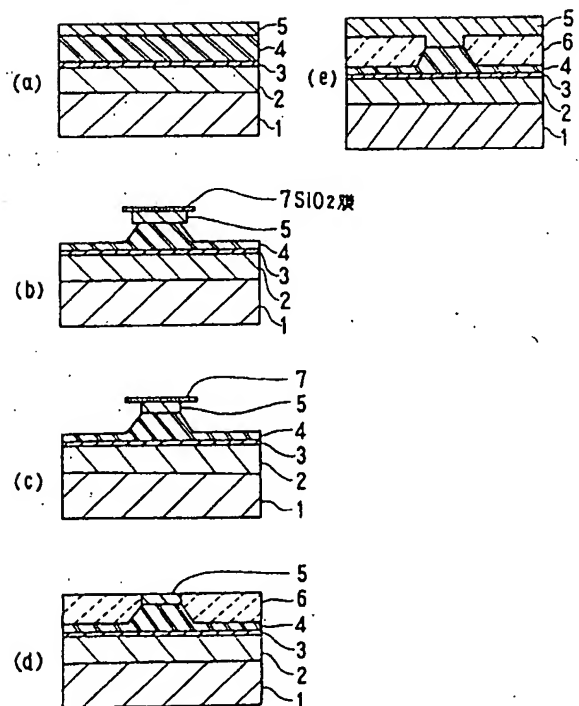
代理人弁護士 山口 巖



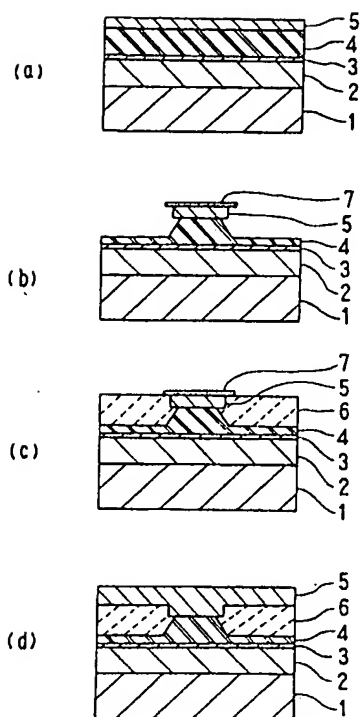
第1図



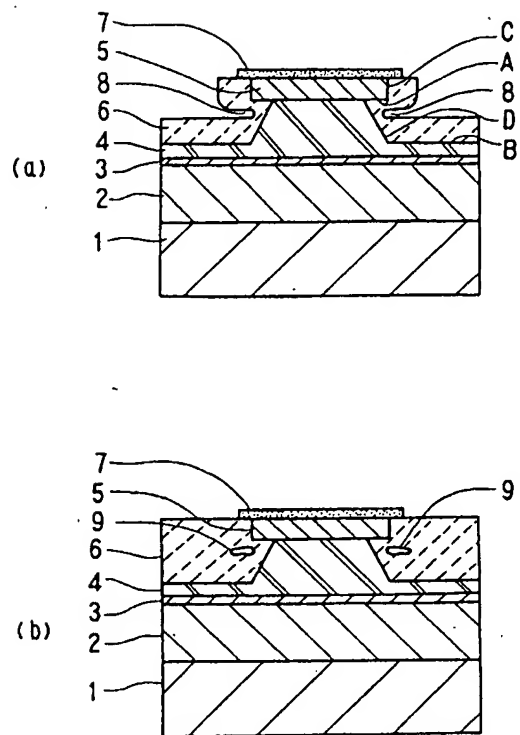
第3図



第2図



第 4 図



第 5 図